Attorney's Docket No.: 14225-049001 / F1040149US00

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant: Kiyoshi Mita Art Unit: Unknown Serial No.: Examiner: Unknown

Filed : March 31, 2004

Title : SEMICONDUCTOR DEVICE AND METHOD OF MANUFACTURING THE

SAME

Commissioner for Patents P.O. Box 1450 Alexandria, VA 22313-1450

TRANSMITTAL OF PRIORITY DOCUMENT UNDER 35 USC §119

Applicant hereby confirms his claim of priority under 35 USC §119 from the Japanese Application No. 2003-129094 filed May 7, 2003.

A certified copy of the application from which priority is claimed is submitted herewith. Please apply any charges or credits to Deposit Account No. 06-1050.

Respectfully submitted,

Date: 3/31	104	Amuel Ronodal
•		Samuel Borodach
		Reg. No. 38.388

Fish & Richardson P.C. 45 Rockefeller Plaza, Suite 2800 New York, New York 10111 Telephone: (212) 765-5070 Facsimile: (212) 258-2291

30184316.doc

CERTIFICATE	OF MAILING BY EXPRESS MAIL
Express Mail Label No	EF045061852US

March 31, 2004

Date of Deposit

日本国特許庁 JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日 Date of Application:

2003年 5月 7日

出 願 番 号 Application Number:

特願2003-129094

[ST. 10/C]:

[JP2003-129094]

出 願 人 Applicant(s):

三洋電機株式会社

関東三洋セミコンダクターズ株式会社

2004年 3月16日

特許庁長官 Commissioner, Japan Patent Office 今 井 康





【書類名】

特許願

【整理番号】

KSC1030018

【提出日】

平成15年 5月 7日

【あて先】

特許庁長官殿

【国際特許分類】

H05K 1/00

【発明者】

【住所又は居所】 群馬県邑楽郡大泉町仙石二丁目2468番地1 関東三

洋セミコンダクターズ株式会社内

【氏名】

三田 清志

【特許出願人】

【識別番号】

000001889

【氏名又は名称】

三洋電機株式会社

【代表者】

桑野 幸徳

【特許出願人】

【識別番号】

301079420

【氏名又は名称】 関東三洋セミコンダクターズ株式会社

【代表者】

玉木 隆明

【代理人】

【識別番号】

100091605

【弁理士】

【氏名又は名称】 岡田 敬

【連絡先】

 $0\ 2\ 7\ 6\ -\ 3\ 3\ -\ 7\ 6\ 5\ 1$

【選任した代理人】

【識別番号】

100107906

【弁理士】

【氏名又は名称】 須藤 克彦

【手数料の表示】

【予納台帳番号】 093080

【納付金額】

21,000円



【提出物件の目録】

【物件名】

明細書 1

【物件名】

図面 1

【物件名】

要約書 1

【包括委任状番号】 0001614

【包括委任状番号】 0210358

【プルーフの要否】



【書類名】 明細書

【発明の名称】 半導体装置およびその製造方法

【特許請求の範囲】

【請求項1】 周辺部に段差部を有する実装基板と、

前記実装基板の表面および裏面に形成された第1の導電パターンおよび第2の 導電パターンと、

前記実装基板に固着されて前記第1の導電パターンと電気的に接続された半導体素子と、

前記実装基板の表面および前記段差部を被覆して前記半導体素子を封止する封 止樹脂とを有することを特徴とする半導体装置。

【請求項2】 前記第1の導電パターンは、金属細線を介して前記半導体素子と電気的に接続されるボンディングパッドと、前記ボンディングパッドから前記段差部まで延在するメッキ線とを有することを特徴とする請求項1記載の半導体装置。

【請求項3】 前記ボンディングパッドは、前記半導体素子を囲むように複数個が配置され、前記ボンディングパッドから前記半導体素子の下方に延在する配線部を有することを特徴とする請求項2記載の半導体装置。

【請求項4】 前記第2の導電パターンは、グリッド状の裏面電極を形成し、前記実装基板を貫通する接続部により、前記第2の導電パターンと前記第1の 導電パターンとは電気的に接続されることを特徴とする請求項1記載の半導体装置。

【請求項5】 ボンディングパッドおよび前記ボンディングパッドから周辺 部に延在するメッキ線とから成るユニットと、前記ユニットのメッキ線を電気的 に接続する共通メッキ線とを構成する第1の導電パターンを、基板の表面に形成 する工程と、

前記基板の裏面に前記第1の導電パターンと電気的に接続された第2の導電パターンを形成する工程と、

電解メッキ法により、前記共通メッキ線を用いて前記第1の導電パターンの表面にメッキ膜を被着する工程と、



前記共通メッキ線を含めて前記基板の表面をダイシングすることにより、前記 基板の表面に溝を形成し、前記各導電パターンを電気的に分離する工程と、

前記基板の表面に半導体素子を載置する工程と

前記溝に充填され前記半導体素子が封止されるように封止樹脂を形成する工程 と、

前記各ユニットの境界で前記基板および前記封止樹脂をダイシングすることにより個々の半導体素子を分離する工程とを有することを特徴とする半導体装置の製造方法。

【請求項6】 前記ユニットはマトリックス状に配置され、前記共通メッキ線は、前記各ユニットの境界線に格子状に延在することを特徴とする請求項5記載の半導体装置の製造方法。

【発明の詳細な説明】

 $[0\ 0\ 0\ 1]$

【発明の属する技術分野】

本発明は半導体装置に関し、特に、実装基板の表面に形成されたボンディングパッドにメッキ膜が被着された半導体装置およびその製造方法に関する。

 $[0\ 0\ 0\ 2\]$

【従来の技術】

図7を参照して従来型の半導体装置100の構成を説明する(下記特許文献1 参照)。

[0003]

フレキシブルシートやガラスエポキシ基板から成る実装基板104の表面には、第1のパッド105が形成され、裏面には第1のパッド105と電気的に接続された第2のパッド106が形成されている。第1のパッド105と第2のパッド106とは、実装基板104を貫通する孔を介して電気的に接続されている。

$[0\ 0\ 0\ 4\]$

半導体素子101は、実装基板104上に固着され、金属細線102を介して第1のパッド105と電気的に接続されている。また、半導体素子101と実装基板104の表面は封止樹脂103により封止されている。



[0005]

【特許文献1】

特開2000-174169号公報

[0006]

【発明が解決しようとする課題】

しかしながら、上記した半導体装置100では、半導体素子101を封止する 封止樹脂103は、実装基板104の表面のみを被覆している。更に、ガラスエ ポキシ樹脂から成る実装基板104と封止樹脂103との密着性は低い。従って 、実装基板104と封止樹脂103との密着性に問題があった。

[0007]

更に、第1のパッド105や第2のパッド106に電解メッキを施す場合、前記パッド同士を接続するメッキ線が必要となる。この様な場合、このメッキ線が封止樹脂103と実装基板104の界面から外部に露出して、半導体装置の信頼性を低下させてしまう問題があった。また、MAP(Multi Area Package)等の製造方法により、複数個の半導体装置を製造する場合は、各半導体装置の分離を行うダイシングの工程で、メッキ線も含めて分離を行う。従って、外部に露出するメッキ線を伝って、半導体装置内部に水分が侵入してしまう問題があった。

[0008]

本発明は上記した問題を鑑みて成されたものであり、本発明の主な目的は、実 装基板と封止樹脂との信頼性を向上させた半導体装置およびその製造方法を提供 することにある。

[0009]

【課題を解決するための手段】

本発明の半導体装置は、周辺部に段差部を有する実装基板と、前記実装基板の 表面および裏面に形成された第1の導電パターンおよび第2の導電パターンと、 前記実装基板に固着されて前記第1の導電パターンと電気的に接続された半導体 素子と、前記実装基板の表面および前記段差部を被覆して前記半導体素子を封止 する封止樹脂とを有することを特徴とする。

[0010]



本発明の半導体装置の製造方法は、ボンディングパッドおよび前記ボンディングパッドから周辺部に延在するメッキ線とから成るユニットと、前記ユニットのメッキ線を電気的に接続する共通メッキ線とを構成する第1の導電パターンを、基板の表面に形成する工程と、前記基板の裏面に前記第1の導電パターンと電気的に接続された第2の導電パターンを形成する工程と、電解メッキ法により、前記共通メッキ線を用いて前記第1の導電パターンの表面にメッキ膜を被着する工程と、前記共通メッキ線を含めて前記基板の表面をダイシングすることにより、前記基板の表面に溝を形成し、前記各導電パターンを電気的に分離する工程と、前記基板の表面に半導体素子を載置する工程と前記溝に充填され前記半導体素子が封止されるように封止樹脂を形成する工程と、前記各ユニットの境界で前記基板および前記封止樹脂をダイシングすることにより個々の半導体素子を分離する工程とを有することを特徴とする。

$[0\ 0\ 1\ 1]$

【発明の実施の形態】

先ず、図1を参照して本発明にかかる半導体装置10の構造を説明する。図1 (A) は半導体装置10の平面図であり、図1(B) はその断面図である。

[0012]

本発明の半導体装置10は、周辺部に段差部15を有する実装基板11と、実装基板11の表面および裏面に形成された第1の導電パターン12および第2の 導電パターン16と、実装基板11に固着されて第1の導電パターン12と電気 的に接続された半導体素子13と、実装基板11の表面および段差部15を被覆 して半導体素子13を封止する封止樹脂とを有する構成となっている。このよう な構成の半導体装置10の詳細を以下にて詳述する。

$[0\ 0\ 1\ 3]$

実装基板11はガラスエポキシ等から成る半導体装置10のインターポーザであり、両面に導電パターンが形成され、表面に半導体素子13が実装される。また、実装基板11の周辺部には、段差部15が設けられている。この段差部の深さは、例えば、実装基板11の厚みの半分程度で良い。この段差部15を設けることにより、メッキ線12Bが外部に露出するのを防止することができる。更に



、封止樹脂18は段差部15にも充填されるので、特に段差部15の側面と封止 樹脂18とが密着することにより、実装基板11と封止樹脂18との密着を向上 させることができる。

[0014]

図1 (A) を参照して、第1の導電パターン12は銅等の金属をエッチングすることにより形成され、実装基板11の表面に形成されている。ここでは、第1の導電パターン12は、半導体素子13を囲むようにボンディングパッド12Aを形成している。更にボンディングパッド12Aから段差部15まで延在するメッキ線12Bも形成されている。このメッキ線12Bは、電解メッキにてメッキ膜を形成する際に、導電パターンに電流を導通させるために用いられる。また、個々のボンディングパッド12Aから内側に延在する配線部が設けられ、接続部17を介して、マトリックス状の電極を形成する第2の導電パターン16と電気的に接続されている。また、第1の導電パターン12の表面には、ニッケルまたは金から成るメッキ膜が形成されている。

[0015]

第2の導電パターン16は、実装基板11の裏面に形成され、マトリックス状の電極を形成している。また、第2の導電パターン16によりLGA(Land grid array)を形成しても良いし、各電極に半田等のロウ材が塗布されてBGA(Ball grid array)が形成されても良い。また、実装基板を貫通する接続部17により、各第2の導電パターン16は、第1の導電パターン12と電気的に接続されている。また、第2の導電パターン16にも、上述したメッキ膜が被着される

[0016]

0

半導体素子13は、例えばICチップであり、絶縁性の接着剤を介して実装基板15に固着されている。このように絶縁性の接着剤を用いていることから、半導体素子13下方に第1の導電パターン12を引き回すことができる。また、半導体素子13と第1の導電パターン12とは、金属細線14を介して電気的に接続されている。

[0017]

6/



封止樹脂12は、例えば熱硬化性樹脂からなり、半導体素子13を被覆している。また、封止樹脂13は段差部15にも充填されているので、実装基板11と 封止樹脂18との密着は向上される。また、段差部15はダイシングにより形成されることから、その表面は粗面となり、両者の密着強度を更に向上させることができる。

[0018]

次に、図2以降を参照して、本発明の半導体装置の製造方法を説明する。本発明の半導体装置の製造方法は、ボンディングパッド12Aおよびボンディングパッド12Aから周辺部に延在するメッキ線12Bとから成るユニット21と、ユニット21のメッキ線12Bを電気的に接続する共通メッキ線23とを構成する第1の導電パターン12を、基板20の表面に形成する工程と、基板20の裏面に第1の導電パターン12と電気的に接続された第2の導電パターン16を形成する工程と、電解メッキ法により、共通メッキ線23を用いて第1の導電パターン12の表面にメッキ膜を被着する工程と、共通メッキ線23を含めて基板20の表面をダイシングすることにより、基板20の表面に溝24を形成し、各導電パターンを電気的に分離する工程と、基板20の表面に半導体素子13を載置する工程と、溝24に充填され半導体素子13が封止されるように封止樹脂18を形成する工程と、各ユニット21の境界で基板20および封止樹脂18をがイシングすることにより個々の半導体素子を分離する工程とを有する。

[0019]

図2を参照して、先ず、導電パターンが形成された基板20を用意する。図2 (A) はユニット21が複数個形成されたブロック22の平面図であり、図2 (B) は図2 (A) の拡大平面図であり、図2 (C) は断面図である。

[0020]

基板20はガラスエポキシ等の樹脂製であり、その表面には第1の導電パターン12が形成されている。そして、接続部17により第1の導電パターン12と電気的に接続された第2の導電パターン16が、基板20の裏面に形成されている。

[0021]



図1 (A) および図1 (B) を参照して、基板20には、1つの半導体装置を形成する導電パターンが形成されるユニット21が形成され、このユニットが複数個マトリックス状に配列されることで1つのブロック22が形成されている。各ユニット21に形成される第1の導電パターン12の構成を説明する。載置予定の半導体素子13を囲むように第1の導電パターン12から成るボンディングパッド12Aが形成されている。そして、各ボンディングパッド12Aからは、ユニット21の周辺部にメッキ線23が延在して、共通メッキ線23に接続している。そして、BGAまたはLGA構造を実現するために、各ボンディングパッド12Aからは、配線部12Dが中央方向に延在している。

[0022]

即ち、各ユニット21のボンディングパッド12Aは、メッキ線12Bにより 共通メッキ線23に接続されている。そして、各ユニット21の境界線沿いに格 子状に共通メッキ線23は延在している。また、各ユニット21を囲むようにも 共通メッキ線23は延在している。従って、各ボンディングパッド12Aは、メッキ線21Bおよび共通メッキ線23により電気的に接続されている。ここでは 、4つのユニット21から1つのブロックが形成されているが、ユニット21の 個数は任意である。また、基板20に複数個のブロック22を配置させても良い

[0023]

図2 (C) を参照して、裏面電極を形成する第2の導電パターン16は、接続部17を介して、ボンディングパッド12A等を形成する第1の導電パターン12と電気的に接続されている。従って、上述のように、第1の導電パターン12をメッキ線で電気的に接続することにより、第2の導電パターン16も電気的にメッキ線23と導通することになる。

$[0\ 0\ 2\ 4]$

次に、電解メッキ法により、第1の導電パターン12および第2の導電パターン16の表面をメッキ膜で被覆する。上述したように、第1の導電パターン12 および第2の導電パターン16は、共通メッキ線23により電気的に接続されている。従って、第1の導電パターン12または第2の導電パターン16の何れか



に、1箇所のメッキ用の電極を設けることで、電解メッキを行うことができる。 ここで、形成されるメッキ膜としては、例えば、ニッケルや金のメッキ膜である 。これたのメッキ膜は、電解メッキ法で形成されることから、非常に信頼性の高 いものである。

[0025]

図3を参照して、ダイシングソー25を用いて、共通メッキ線23を含めて基板20の表面をダイシングする。即ち、各ユニット21の境界に沿ってダイシングを行って、共通メッキ線23を除去する。このことにより、第1の導電パターン12から成る個々のボンディングパッド12Aが電気的に分離される。また、各ユニット21の周辺部には、溝24が形成される。また、共通メッキ線23の除去を確実に行うために、共通メッキ線23よりも幅が広いダイシングソー25を用いても良い。

[0026]

図4を参照して、各ユニット21に半導体素子13を固着する。この固着は、 絶縁性接着剤を用いて行っても良い。そして、金属細線14を用いて、第1の導 電パターン12と半導体素子13とを電気的に接続する。

[0027]

図5を参照して、溝24に充填されて半導体素子13が被覆されるように封止 樹脂18を形成する。封止樹脂18の形成は、例えばトランスファーモールドに うより行うことができる。また、1つのブロックをまとめて樹脂封止する方法を 採用しても良い。

[0028]

図6を参照して、各ユニット21の境界でダイシングを行うことにより、各半 導体装置を分離する。ここでは、各ユニット21の境界には溝24が形成されて おり、その溝24の中央部付近の封止樹脂18および基板20をダイシングする 。上記の工程により、図1に示すような半導体装置10が製造される。

[0029]

【発明の効果】

本発明の半導体装置によれば、実装基板11の周辺部に段差部15を設けたこ



とにより、段差部15と封止樹脂18とが強固に密着するので、封止樹脂18と 実装基板11との接着強度を向上させることができる。更に、両者の界面から水 分等が侵入してしまうのを防止することができる。また、段差部15を設けるこ とにより、実装基板11と封止樹脂18の境界から、メッキ線12Bが外部に露 出するのを防止することができる。従って、半導体装置の信頼性を更に向上させ ることができる。

[0030]

本発明の半導体装置の製造方法によれば、基板20に、半導体装置を構成する ユニット21を複数個形成して、共通メッキ線により各ユニット21の導電パタ ーンを電気的に接続してメッキ処理を行う。従って、電解メッキ法によるメッキ 膜の形成を効率的に行うことができる。

【図面の簡単な説明】

- 【図1】 本発明の半導体装置の平面図(A)、断面図(B)である。
- 【図2】 本発明の半導体装置の製造方法を示す平面図(A)、平面拡大図(B)、断面図(C)である。
- 【図3】 本発明の半導体装置の製造方法を示す平面図(A)、断面図(B)である。
 - 【図4】 本発明の半導体装置の製造方法を示す断面図である。
 - 【図5】 本発明の半導体装置の製造方法を示す断面図である。
 - 【図6】 本発明の半導体装置の製造方法を示す断面図である。
 - 【図7】 従来の半導体装置を説明する断面図である。

【符号の説明】

1 0	半導体装置
1 1	実装基板
1 2	第1の導電パターン
1 3	半導体素子
1 4	金属細線
1 5	段差部
1 6	第2の導電パターン



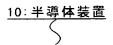
17 接続部

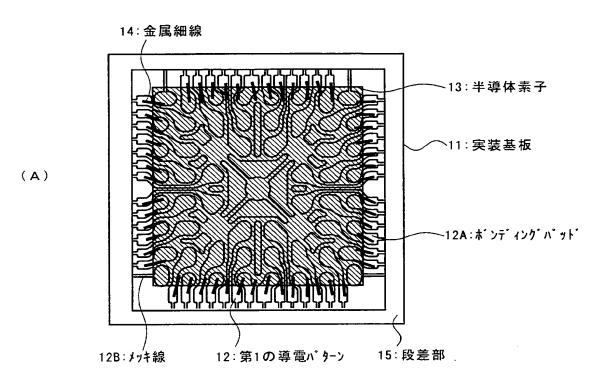
18 封止樹脂

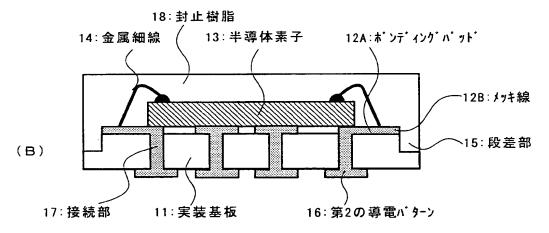


【書類名】 図面

図1

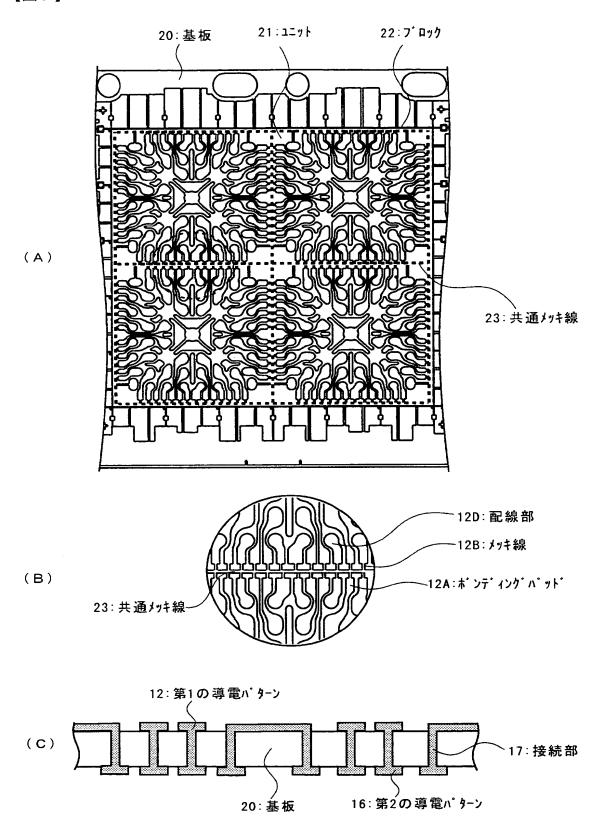






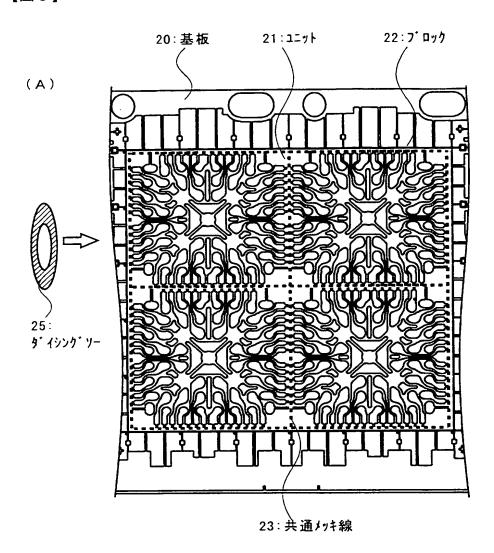


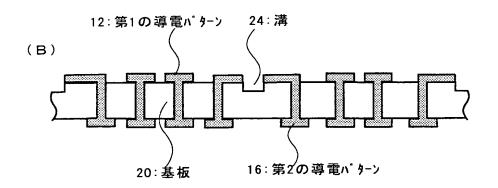




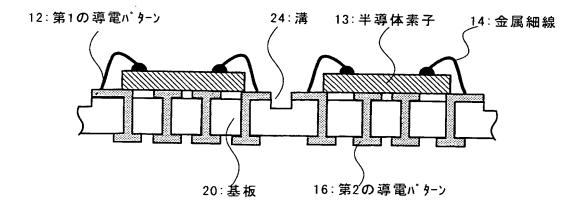


【図3】









【図5】

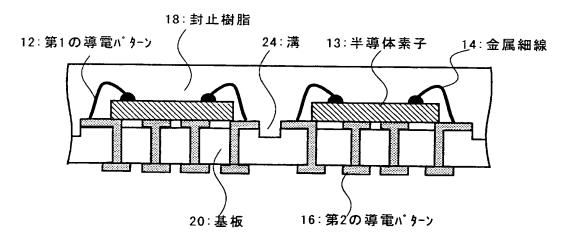
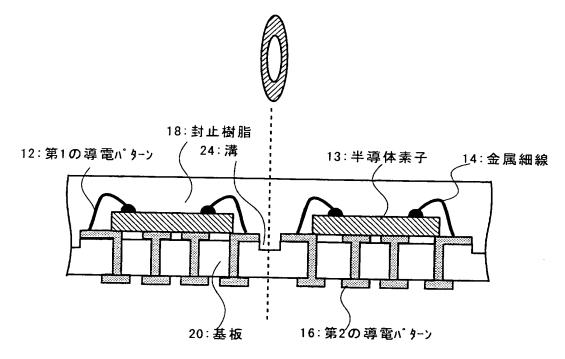


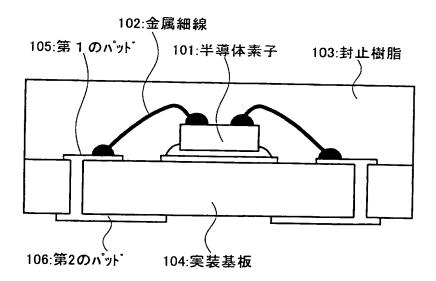


図6】



【図7】







【書類名】 要約書

【要約】

【課題】 実装基板と封止樹脂との信頼性を向上させた半導体装置およびその製造方法を提供する。

【解決手段】 本発明の半導体装置10Aは、周辺部に段差部15を有する実装基板11と、実装基板11の表面および裏面に形成された第1の導電パターン12および第2の導電パターン16と、実装基板11に固着されて第1の導電パターン12と電気的に接続された半導体素子13と、実装基板11の表面および段差部15を被覆して半導体素子13を封止する封止樹脂とを有する構成となっている。

【選択図】 図1



特願2003-129094

出願人履歴情報

識別番号

[000001889]

1. 変更年月日

1993年10月20日

[変更理由]

住所変更

住 所

大阪府守口市京阪本通2丁目5番5号

氏 名

三洋電機株式会社



特願2003-129094

出願人履歴情報

識別番号

[301079420]

1. 変更年月日

2002年 6月24日

[変更理由]

名称変更 住所変更

住 所

群馬県邑楽郡大泉町仙石二丁目2468番地1

氏 名

関東三洋セミコンダクターズ株式会社